

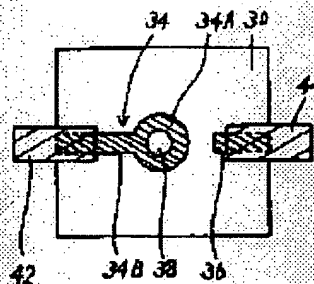
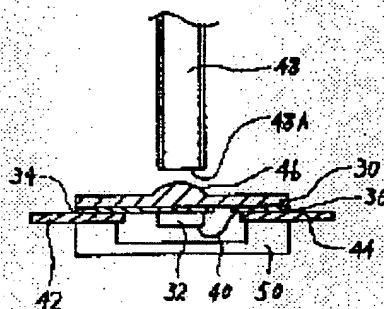
LIGHT RECEIVING ELEMENT

Patent number: JP60153184
Publication date: 1985-08-12
Inventor: KURODA MASATAKA
Applicant: SUMITOMO DENKI KOGYO KK
Classification:
- international: H01L31/02; G02B6/42
- european:
Application number: JP19840007940 19840121
Priority number(s):

Abstract of JP60153184

PURPOSE: To obtain the titled element having a small interterminal static capacitance and unnecessitating high accuracies in the positioning of a light receiving element chip to the lens center by a method wherein a substrate is thinned and a condenser lens is made integral with the substrate, and an insulator package is used for the light receiving element chip.

CONSTITUTION: The substrate 30 of the illustrated light receiving element is made of insulating glass which is optically transparent in a light receiving wavelength band and chemically stable. A photoelement chip 32 is fixed to the lower surface of this substrate 30, and bonding pads 34 and 36 are formed. The pad 34 has a circular part 34A, and a photo receiving window 38 is formed at the center of this part 34A. The electrode around the photo receiving window of the chip 32 is diebonded to the circular part 34A of the pad 34 so that the photo receiving plane of the chip 32 may be coincident with the window 38. On the other hand, the electrode on the opposite side of the photo receiving plane of the chip 32 is connected to the pad 36 with a wire 40, and outer leads 42 and 44 are connected to the pads 34 and 36, respectively. The condenser lens 46 is integrally formed to the upper surface of the substrate 30 in agreement with the window 38. Further, the chip 32 is encircled and the peripheral edge of a cap 50 is hermetically sealed to the lower surface of the substrate, thus completing the titled element.



Translation of the relevant portions of Reference 2
Japanese Patent Unexamined Publication No. 07-134223

Reference numbers in Figures show the following elements:

1: transparent substrate 2: optical semiconductor chip 3: electrode pattern 4: coating 5: insulating seal ring 6: active region 7: active region electrode pattern 8: solder bump 9: lens 10: cap 11: cap solder bump 12: protuberance 14: optical fiber 15: light 16: optical fiber apparatus 17: lead electrode 18: wire 19: optical fiber array 20: photodiode array 21: glass substrate 22: light guide 23: semiconductor laser chip 24: Si substrate with V shaped groove

【0015】

"A plurality of optical semiconductor chips are hermetically sealed by a wafer like cap."

【0019】

"Solder is evaporated and patterned to form a ring like cap solder bump 11 on the surface of the protuberance 12. The cap solder bump 11 is overlaid on a metal coating (ex. Au) and heated to 200 °C to make a hermetic seal."

【0024】

"Although, not shown in Fig. 4, a hermetic seal is comprised of an insulating seal ring 5 and hermetically sealing cap 10."

【0025】

"Although, not shown in Fig. 5, a hermetic seal is comprised of an insulating seal ring 5 and a hermetically sealing cap 10."

【0026】

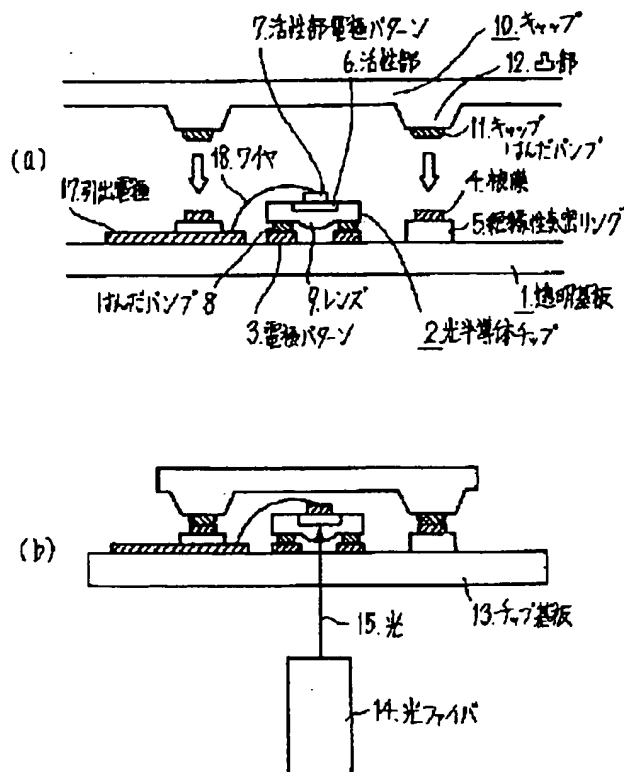
"Referring Fig. 6, an embodiment of a semiconductor is hermetically sealed in accordance with the present invention."

【0027】

"A semiconductor laser chip 23 is bonded to an electrode pattern, and hermetically sealed with a cap 10."

BEST AVAILABLE COPY

TITLE : PRODUCTION OF OPTICAL
SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To shorten the processing stage by integrally and simultaneously executing hermetic sealing of many pieces of optical semiconductor chips in the process for production of a light emitting device and a light receiving device for optical communication formed by using the optical semiconductor chips and more particularly hermetic sealing of the optical semiconductor chips into the optical semiconductor device.

CONSTITUTION: A ^{cap}gap 10 having projecting parts 12 two-dimensionally formed in correspondence to insulating rings 5 on the rear surface is aligned and soldered to a transparent substrate 1 formed by two-dimensionally arranging the plural optical semiconductor chips 2 on the transparent substrate 1 and is soldered to integrally and hermetically seal the plural optical semiconductor chips 2. Further, an optical fiber device having a light reflecting means for bending the light 15 emitted from an optical fiber 14 in the direction perpendicular to the optical axis of the optical fiber 14 is adhered to the transparent substrate 1.

COPYRIGHT: (C)1995,JPO

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-134223

(43) 公開日 平成7年(1995)5月23日

(51) Int.Cl.⁹

G 0 2 B 6/42

識別記号

庁内整理番号

9317-2K

F I

技術表示箇所

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願平5-279967

(22) 出願日 平成5年(1993)11月10日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 田淵 晴彦

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

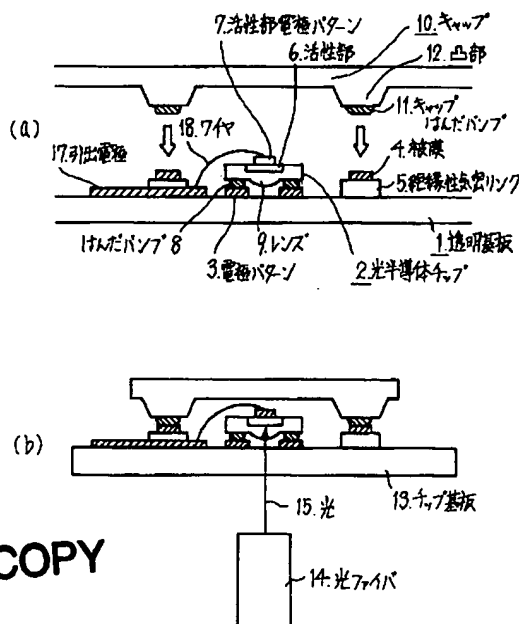
(54) 【発明の名称】 光半導体装置の製造方法

(57) 【要約】

【目的】 本発明は、光半導体チップを用いる光通信用発光装置および受光装置の製造方法、特に光半導体チップの光半導体装置内への気密封止に関し、多数個の光半導体チップの気密封止を一括して同時に行い、工程を短縮する。

【構成】 複数の光半導体チップ2が、二次元的に前記透明基板1上に配列してはんだ付けされた前記透明基板1に、下面に前記絶縁性リング5に対応して二次元的に形成された凸部12を有するキャップ10を位置合わせしてはんだ付けし、複数の光半導体チップ2を一括して気密封止する。更に、光ファイバ14から出射された光15を、光ファイバ14の光軸に対して垂直な方向に曲げる光反射手段を有する光ファイバ装置16を透明基板1に接着する。

本発明の原理説明図



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 透明基板(1) 上に、はんだ濡れ性のある複数の電極パターン(3) と、該電極パターン(3) の周縁に、はんだ濡れ性のある被膜(4) が被着された絶縁性気密リング(5) を形成する工程と、

裏面に複数のはんだバンプ(8) と凸状のレンズ(9) とを有する該光半導体チップ(2) の該はんだバンプ(8) を該電極パターン(2) に位置決めしてはんだ付けする工程と、

該絶縁性気密リング(5) に、下面にキャップはんだバンプ(11) を有するキャップ(10) の該キャップはんだバンプ(11) をはんだ付けして該光半導体チップ(2) を気密封止する工程と、

該キャップ(12) を該絶縁性気密リング(5) の外側で、個々の該光半導体チップ(2) 毎に切り離し、続いて、該透明基板(1) を個々の該光半導体チップ(2) 含むチップ基板(13) に切り離す工程とを含むことを特徴とする光半導体装置の製造方法。

【請求項 2】 複数の前記光半導体チップ(2) が、二次元的に前記透明基板(1) 上に配列してはんだ付けされた前記透明基板(1) に、下面に前記絶縁性リング(5) に対応して二次元的に形成された前記キャップはんだバンプ(11) を有するキャップ(10) を位置合わせしてはんだ付けし、複数の該光半導体チップ(2) を一括して気密封止することを特徴とする請求項 1 記載の光半導体装置の製造方法。

【請求項 3】 光ファイバ(14) から出射された光(15) を、前記光半導体チップ(2) のレンズ(9) に入射するように、該光ファイバ(14) の光軸を曲げる光反射手段を有する光ファイバ装置(16) を前記透明基板(1) に接着することを特徴とする請求項 1、または請求項 2 記載の光半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光半導体チップを用いる光通信用発光装置および受光装置の製造方法、特に光半導体チップの光半導体装置内への気密封止に関する。

【0002】

【従来の技術】 図 7 は従来例の説明図である。図において、2 は光半導体チップ、3 は電極パターン、6 は活性部、7 は活性部電極パターン、8 ははんだバンプ、9 はレンズ、10 はキャップ、14 は光ファイバ、15 は光、17 は引出電極、18 はワイヤ、25 はブロック、26 はリード線、27 は絶縁物、28 は窓である。

【0003】 従来は、図 7 に示すように、リード線 26、電極パターン 3 等の付いたブロック 25 に光半導体チップ 2 をボンディングした後、ブロック 25 に光ファイバ 14 からの光 15 を透過する透明な窓 28 付きのキャップ 10 を溶接して気密封止を行っていた。

【0004】

【発明が解決しようとする課題】 しかし、このような方法では、キャップ 10 にチップ状の窓 28 を貼り合わせる必要があり、その際、窓 28 の成形、メタライズ、貼り合わせという工程が必要となる。従って、これらの工程を光半導体チップ 2 毎に 1 個ずつ行うために手間がかかり生産性が悪く、歩留りも低下するといった問題があった。

【0005】 また、窓 28 の強度を大きくすることと、窓 28 の熱膨張係数をキャップ 10 に一致させる必要があるため、窓 27 の材料にはサファイア等の高価な材料が使用され、また、キャップ 10 にも高価でしかも加工性の悪いコパール等の材料が用いられていた。

【0006】 そのため、材料部品のコストが大きくなるといった問題を生じていた。更に、従来の方法では、光半導体チップ 2 のボンディングやキャップ 10 の気密封止の両方を 1 個ずつ行っているため、量産性に限界があった。

【0007】 本発明は、このような問題点に鑑みて提供されたもので、多数個の光半導体チップの気密封止を一括して同時に行い、工程を短縮する光半導体装置の製造方法を提供することを目的としている。

【0008】

【課題を解決するための手段】 図 1 は本発明の原理説明図、図 2 は本発明の第 1 の実施例の説明図である。図において、1 は透明基板、2 は光半導体チップ、3 は電極パターン、4 は被膜、5 は絶縁性気密リング、6 は活性部、7 は活性部電極パターン、8 ははんだバンプ、9 はレンズ、10 はキャップ、11 はキャップはんだバンプ、12 は凸部、13 はチップ基板、14 は光ファイバ、15 は光、16 は光ファイバ装置、17 は引出電極、18 はワイヤである。

【0009】 上記問題点を解決するために、複数個の光半導体チップ 2 を一枚のウエハ状の透明基板 1 に本発明の方法により二次元的に多数個搭載し、やはり一枚の基板からなるキャップを本発明の方法によりはんだ付けして、光半導体チップの一括同時気密封止を行った後、キャップならびに透明基板をカッティングして光半導体装置を得る。

【0010】 即ち、本発明の目的は、図 1 (a) に示すように、透明基板 1 上に、はんだ濡れ性のある複数の電極パターン 3 と、該電極パターン 3 の周縁に、はんだ濡れ性のある被膜 4 が被着された絶縁性気密リング 5 を形成する工程と、裏面に複数のはんだバンプ 8 と凸状のレンズ 9 とを有する該光半導体チップ 2 の該はんだバンプ 8 を該電極パターン 2 に位置決めしてはんだ付けする工程と、該絶縁性気密リング 5 に、下面にキャップはんだバンプ 11 を有するキャップ 10 の該キャップはんだバンプ 11 をはんだ付けして該光半導体チップ 2 を気密封止する工程と、図 1 (b) に示すように、該キャップ 10 を該絶縁性気密リング 5 の外側で、個々の該光半導体チップ 2 毎に切り離し、続いて、該透明基板 1 を個々の該光半導体チップ 2 含むチップ基板 13 に切り離す工程とを含む

BEST AVAILABLE COPY

ことにより、また、図 2 (a) に示すように、複数の前記光半導体チップ 2 が、二次元的に前記透明基板 1 上に配列してはんだ付けされた前記透明基板 1 に、図 1

(a) に示すように、下面に前記絶縁性リング 5 に対応して二次元的に形成された前記キャップはんだバンプ 11 を有するキャップ 10 を位置合わせしてはんだ付けし、複数の該光半導体チップ 2 を一括して気密封止することにより、更に、図 3 ~ 図 6 の実施例に示すように、光ファイバ 14 から出射された光 15 を、前記光半導体チップ 2 のレンズ 9 に入射するように、該光ファイバ 14 の光軸を曲げる光反射手段を有する光ファイバ装置 16 を前記透明基板 1 に接着することにより達成される。

【0011】

【作用】本発明の手段によれば、多数の光半導体チップが二次元的に配列された透明基板と、多数のキャップが二次元に配列されたキャップを使用して、ウエハ単位で一括気密封止をすることができるようになるので、従来に比べて生産効率が上がり、歩留りも向上する。

【0012】また、窓材料のメタライズ加工、ボンディング、配線もウエハ単位で一括処理することができるようになるので、大量生産に適している。しかも、表面実装形態をとっているため、従来のプリント基板上へ部品を実装するための実装装置を用いてボンディングを自動化することが容易になる効果がある。その結果低コスト化が実現出来る。

【0013】

【実施例】図 1 は本発明の原理説明図、図 2 ~ 図 6 は本発明の幾つかの実施例の説明図であり、図 2 の斜視図を除いて、模式断面図で示す。

【0014】図において、1 は透明基板、2 は光半導体チップ、3 は電極パターン、4 は被膜、5 は絶縁性気密リング、6 は活性部、7 は活性部電極パターン、8 ははんだバンプ、9 はレンズ、10 はキャップ、11 はキャップはんだバンプ、12 は凸部、13 はチップ基板、14 は光ファイバ、15 は光、16、16a は光ファイバ装置、17 は引出電極、18 はワイヤ、19 は光ファイバアレイ、20 はフォトダイオードアレイ、21 はガラス基板、22 は光導波路、23 は半導体レーザチップ、24 は V 溝付 Si 基板である。

【0015】先ず、図 1 ~ 図 2 を用いて、本発明の第 1 の実施例について説明する。図 2 (a) に示すように、透明基板 1 として石英基板を使用し、この石英基板上にウエハ状態のままで多数の光半導体チップ 2 を実装し、次いで 1 枚のウエハ状態のキャップで多数の光半導体チップを気密封止するものである。

【0016】工程的には、石英基板 1 上にリフトオフ法を用いて、チタン/金 (Ti/Au) の電極パターン 3 を形成し、続いて、プラズマ CVD 法を用いて、Si₃N₄ 膜からなる絶縁性気密リング 5 を形成する。

【0017】次に、モノリシックレンズ付きフリップチップ PIN ダイオードからなる光半導体チップを石英基

板 1 上に順次二次元的にフリップチップボンディングする。この、光半導体装置は、図 1 に断面図で示すように、光半導体チップ 2 表面の活性部 6 にも活性部電極パターン 7 を有し、チップ 2 の裏面に光半導体チップ 2 を透明基板 1 にはんだ付けするための 4 個のはんだバンプと中心に基板を球面状に加工した 1 個のレンズ 9 とを有する。

【0018】次に、活性部電極パターン 7 と引き出し電極とを金のワイヤで接続する。このあと封止工程に入る。キャップの材料には表面が (100) 面のシリコン (Si) 板を用いる。この Si 板を苛性カリ (KOH) の水溶液でエッチングして、透明石英基板 1 の絶縁性気密リング 5 に対応した位置にリング状の凸部 12 を形成する。

【0019】そして、凸部 12 の表面にリング状に錫 (Sn) のキャップはんだバンプ 11 を蒸着しパターニングして形成する。キャップはんだバンプ 11 をはんだ濡れ性の良い金属被膜 (例えば Au) 4 に重ねて接着し、200℃ に加熱して気密封止をする。

【0020】次に、ダイシングソーを使用して先ずキャップ 10 のみを絶縁性気密リング 5 の外側で切断し、その後、石英基板 1 を光半導体チップ 2 毎に切断する。そして図 1 (b) に示すように光ファイバ 14 を取り付け付てフォトダイオードからなる光半導体チップ 2 が気密封止された光受信装置が出来上がる。

【0021】尚、透明基板 1 内での光半導体装置 2 の相対位置精度が良好なので、光ファイバ 14 を光半導体装置 2 と同じピッチで配列したものを使用すると、二次元的に配列したフォトダイオードと二次元的に配列した光ファイバ 14 とをウエハ単位で一括してできる光結合できることはいうまでもない。

【0022】次に第 2 の実施例について図 3 により説明する。この発明はフォトダイオードアレイ 20 を使用し、先端を斜め研磨した光ファイバアレイ 19 を透明基板 1 に貼り合わせたものである。

【0023】尚、光ファイバアレイ 19 の貼り合わせは透明基板 1 をチップ基板 13 に分割してから行った。その他の部分は第 1 の実施例と同様である。図 3 (b) は図 3 (a) の A-A' ラインでカットした断面図を示す。

【0024】次に、第 3 の実施例は図 4 に示すように、ガラス板にイオン交換法を用いてレンズ 9 を形成した透明基板 1 と焦点距離を調整するため必要な厚さを有するガラス基板 21 とを積層して用いた例である。なお、図 4 では省略しているが、第 1 の実施例と同様に絶縁性気密リング 5 や気密封止用のキャップ 10 を用いて気密封止めを行うことはいうまでもない。

【0025】次に、第 4 の実施例を図 5 に示す。本実施例では、前記実施例の透明基板 1 と光ファイバ装置 16 とを組み合わせた部品と同等の部品を、V 溝付 Si 基板 24 の表面に SiO₂ 膜 (1a) を貼り合わせた基板の V 溝に光ファイバ装置 16a に置き換えたものである。なお、図 5 では省

BEST AVAILABLE COPY

略しているが、第1の実施例と同様に絶縁性気密リング5や気密封止用のキャップ10を用いて気密封止めを行うことはいうまでもない。

【0026】次に、図6は本発明を用いて半導体レーザを気密封止する例を示すものである。まず、ガラス板にイオン交換法でレンズ9を形成した透明基板1の表面に、TiとAuを真空蒸着して半導体レーザチップ23をボンディングし、更に配線を行うための電極パターン3を形成し、その後絶縁性気密リング5と被膜4を形成する。

【0027】次に屈折率が異なるポリイミド膜を3層スピンコートし、フォトリソグラフィとドライエッチングを用いて斜めミラー付の光導波路22を形成する。次に半導体レーザチップ23をボンディングし、キャップ10で気密封止する。

【0028】半導体レーザチップ23の場合はボンディングだけで電氣的接合を行うことができるので、これまでの例のようにワイヤボンディングを行う必要はない。

【0029】

【発明の効果】本発明では、先ずウエハ状の透明基板に多数の光半導体チップを実装した後、やはりウエハ状のキャップをそのまま気密封止に用いるため、一括封止が簡単に行われ、大量生産が可能となる。また、キャップにSiウエハ使用し、キャップ下面の突起形成をエッチングで、やはりウエハ単位で行うため、キャップコストが低減される。この結果、光半導体装置のコストが著しく低減される。

【0030】また、実施例2～4のように、光ファイバが基板と平行にセットされるため、光半導体装置辞退が薄型になる効果、図5の方法では光の反射位置が固定されるため、電極パターンを所望の位置に形成すると、チップ2をボンディングするだけで、無調整で光結合が行われる。また、図6の方法では導波路と電極パターンをリソグラフィで形成するので、レンズと導波路と電極パターンの位置精度が高くなり、無調整で光結合が行われる等の効果がある。

【図面の簡単な説明】

【図1】 本発明の原理説明図

【図2】 本発明の第1の実施例の説明図

【図3】 本発明の第2の実施例の説明図

【図4】 本発明の第3の実施例の説明図

【図5】 本発明の第4の実施例の説明図

【図6】 本発明の第5の実施例の説明図

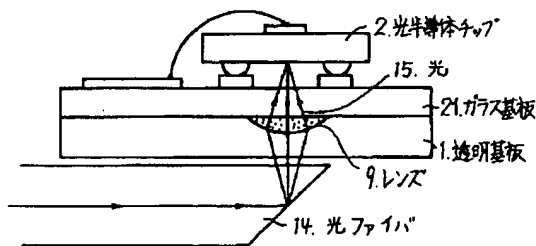
【図7】 従来例の説明図

【符号の説明】

- 1 透明基板
- 1a SiO₂膜
- 2 光半導体チップ
- 3 電極パターン
- 4 被膜
- 5 絶縁性気密リング
- 6 活性部
- 7 活性部電極パターン
- 8 はんだバンプ
- 9 レンズ
- 10 キャップ
- 11 キャップはんだバンプ
- 12 凸部
- 13 チップ基板
- 14 光ファイバ
- 15 光
- 16、16a 光ファイバ装置
- 17 引出電極
- 18 ワイヤ
- 19 光ファイバアレイ
- 20 フォトダイオードアレイ
- 21 ガラス基板
- 22 光導波路
- 23 半導体レーザチップ
- 24 V溝付Si基板

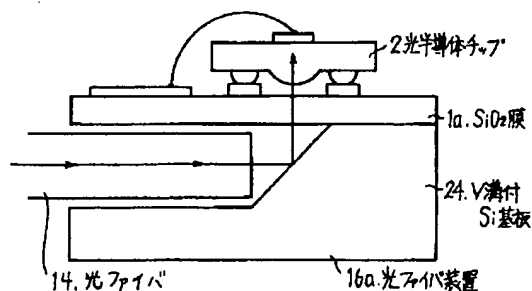
【図4】

本発明の第3の実施例の説明図



【図5】

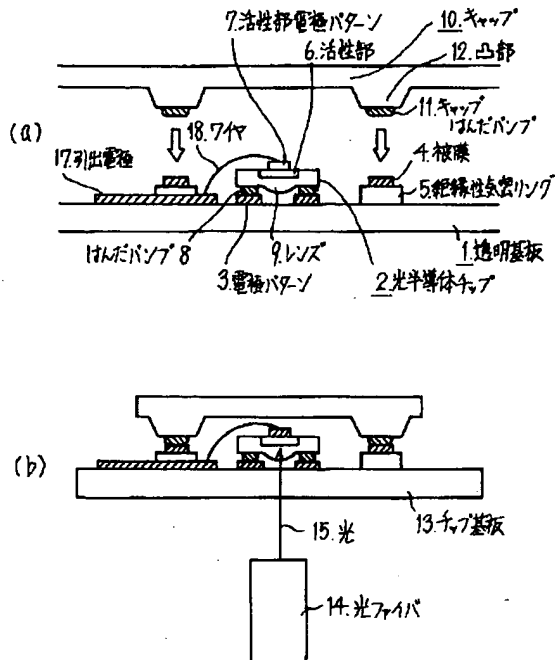
本発明の第4の実施例の説明図



BEST AVAILABLE COPY

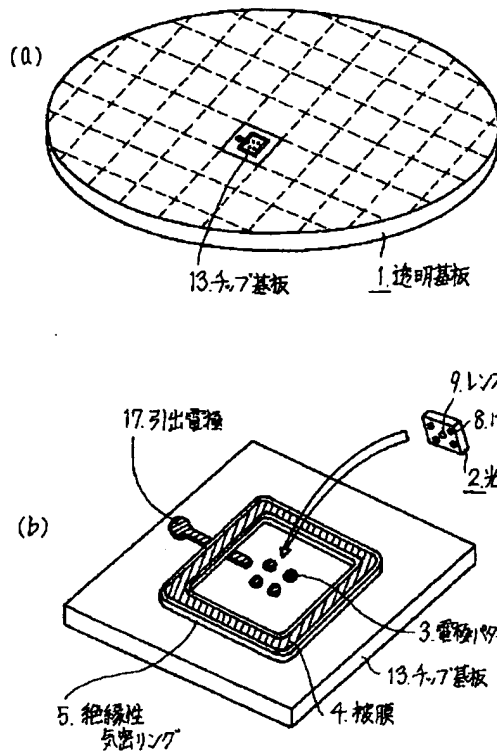
【図 1】

本発明の原理説明図



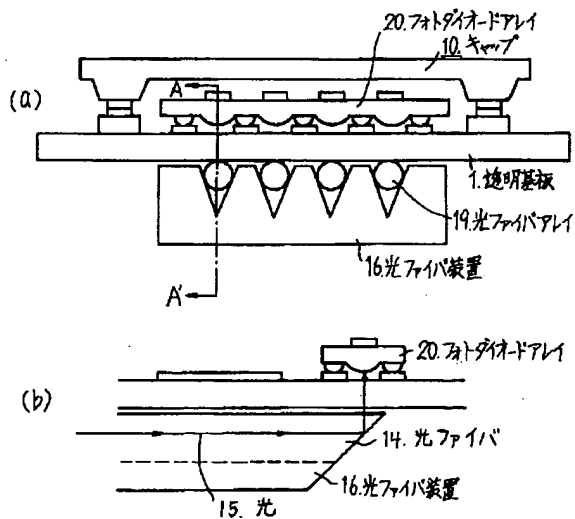
【図 2】

本発明の第1の実施例の説明図



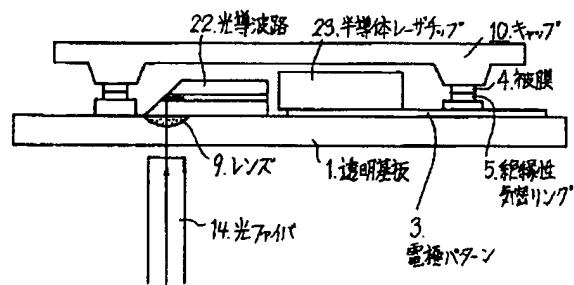
【図 3】

本発明の第2の実施例の説明図



【図 6】

本発明の第5の実施例の説明図



BEST AVAILABLE COPY

【図 7】

従来例の説明図

